

【特許請求の範囲】

【請求項 1】 複数の走査線と複数のデータ線との各交差に対応して設けられた画素をスイッチング素子により駆動するマトリクス型表示装置の駆動方法であって、前記複数の走査線のうち、一部の走査線からなる表示領域を表示状態とする一方、他の走査線からなり前記表示領域に隣接する第 1 非表示領域と前記第 1 非表示領域に隣接する第 2 非表示領域とを非表示状態とする場合に、前記第 1 非表示領域および前記第 2 非表示領域に属する走査線の各々に対し、前記スイッチング素子を非導通状態とする非選択信号を、前記データ線に供給される信号の中間値を基準として 1 以上の垂直走査期間毎に極性反転して供給し、

前記第 2 非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、信号振幅の中間値を基準とする正側電圧レベルおよび負側電圧レベルからなるデータ信号を、その中間値を基準として第 1 周期で極性反転して供給し、

前記第 1 非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、前記正側電圧レベルおよび前記負側電圧レベルからなるデータ信号を、その中間値を基準として前記第 1 周期よりも短い第 2 周期で極性反転して供給することを特徴とするマトリクス型表示装置の駆動方法。

【請求項 2】 前記第 2 周期は 1 水平走査期間周期であることを特徴とする請求項 1 に記載のマトリクス型表示装置の駆動方法。

【請求項 3】 前記表示領域に属する走査線の各々に対し、1 水平走査期間を分割した一方の期間において、前記スイッチング素子を導通状態とする選択信号と、前記一方の期間以外の期間において、前記スイッチング素子を非導通とする非選択信号とを、前記データ線に供給される信号の中間値を基準として所定の期間毎に極性反転して供給することを特徴とする請求項 1 に記載のマトリクス型表示装置の駆動方法。

【請求項 4】 前記第 2 非表示領域に属する走査線が選択されたときにおける前記正側電圧レベルおよび前記負側電圧レベルの極性反転周期は、前記第 2 非表示領域に属する走査線数を 2 以上の整数で割った略商分の水平走査期間であることを特徴とする請求項 1 に記載のマトリクス型表示装置の駆動方法。

【請求項 5】 複数の走査線と複数のデータ線との各交差に対応して設けられた画素をスイッチング素子により駆動するマトリクス型表示装置であって、前記複数の走査線のうち、一部の走査線からなる表示領域を表示状態とする一方、他の走査線からなり前記表示領域に隣接する第 1 非表示領域と前記第 1 非表示領域に隣接する第 2 非表示領域とを非表示状態とする場合に、前記第 1 非表示領域および前記第 2 非表示領域に属する走査線の各々に対し、前記スイッチング素子を非導通状

態とする非選択信号を、前記データ線に供給される信号の中間値を基準として 1 以上の垂直走査期間毎に極性反転して供給する走査線駆動回路と、

前記第 2 非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、信号振幅の中間値を基準とする正側電圧レベルおよび負側電圧レベルからなるデータ信号を、その中間値を基準として第 1 周期で極性反転して供給し、前記第 1 非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、前記正側電圧レベルおよび前記負側電圧レベルからなるデータ信号を、その中間値を基準として前記第 1 周期よりも短い第 2 周期で極性反転して供給するデータ線駆動回路とを備えたことを特徴とするマトリクス型表示装置。

【請求項 6】 前記走査線駆動回路は、相隣接する走査線に対して供給する非選択信号の極性を、前記中間値を基準として交互に反転することを特徴とする請求項 5 に記載のマトリクス型表示装置。

【請求項 7】 前記データ線駆動回路は、前記画素に対応する領域を有するメモリを備え、前記表示領域に属する走査線が選択されたときには、前記メモリから表示データを読み出して、当該表示データに基づいて、前記正側電圧レベルおよび前記負側電圧レベルからなる信号を生成する一方、前記第 1 非表示領域および前記第 2 非表示領域に属する走査線が選択されたときには、前記メモリからの読み出しを停止することを特徴とする請求項 5 に記載のマトリクス型表示装置。

【請求項 8】 前記スイッチング素子は二端子型スイッチング素子であり、前記マトリクス型表示装置は、一对の基板間に電気光学材料が挟持されてなり、前記画素は、前記一对の基板のうち、一方の基板に設けられた複数の走査線と他方の基板に設けられた複数のデータ線との間に、前記二端子型スイッチング素子と前記電気光学材料とが直列接続されてなることを特徴とする請求項 5 乃至 7 のいずれか 1 項に記載のマトリクス型表示装置。

【請求項 9】 前記二端子型スイッチング素子は、前記走査線または前記データ線のいずれかに接続された導電体／絶縁体／導電体の構造を有することを特徴とする請求項 8 に記載のマトリクス型表示装置。

【請求項 10】 請求項 5 に記載のマトリクス型表示装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画質劣化の発生を抑え、かつ、消費電力を極めて低く抑えたマトリクス型表示装置の駆動方法、マトリクス型表示装置および電子機器に関する。

【0002】

【従来の技術】マトリクス型の表示パネルには、マトリクス状に配列された画素電極の各々にスイッチング素子が設けられるとともに各スイッチング素子の一端が接続された複数のデータ線が設けられた素子基板と、走査線やカラーフィルタなどが形成された対向基板と、両基板の間に充填された液晶とを備えたものがある。

【0003】このような構成において、スイッチング素子として薄膜ダイオード(TFD:Thin Film Diode)などの2端子型非線形素子を用い、データ線と走査線との間にスイッチング素子の閾値電圧を上回る電圧を給電すると、スイッチング素子がオン状態となって液晶層に所定の電荷が蓄積される。そして、電荷蓄積後、閾値電圧を下回る電圧を印加してスイッチング素子をオフ状態としても、液晶層の抵抗が十分に高ければ、当該液晶層における電荷の蓄積が維持される。このように、各スイッチング素子を駆動して、蓄積させる電荷の量を制御すると、画素毎に液晶の配向状態が変化して、所定の情報を表示することが可能となる。この際、各画素毎の液晶層にオン状態となる信号電圧を印加して電荷を蓄積させるのは、一部の期間で良いため、各走査線を時分割に選択することにより、走査線およびデータ線を複数の画素について共通化したマルチプレックス駆動が可能となっている。

【0004】ところで、携帯電話のような携帯型電子機器に用いられるマトリクス型表示パネルには、より多くの情報が表示できるように、表示ドット数が年々増加している。一方、携帯型電子機器は、電池駆動が原則であるため、低消費電力であることが強く求められている。したがって、そのようなマトリクス型表示パネルには、高解像度化と、低消費電力化という一見すると相矛盾する2つの特性が求められている。そこで、これを解決するために、高解像度が要求される場合には、全画面表示とする一方、それ以外の場合には、画面の一部領域だけを表示させ、他の領域を非表示状態とする部分駆動方式による低消費電力化の試みがなされている。

【0005】図14は、従来の部分駆動方式における表示パネルの駆動波形を示すタイミングチャートである。この例では、走査線の総数が220本あり、第101番目の走査線から第120番目の走査線までの領域を表示領域とする一方、第1番目の走査線から第100番目の走査線までの領域および第121番目の走査線から第220番目の走査線までの領域を非表示領域としている。また、表示パネルはノーマリホワイトモードで動作するものとし、表示領域には黒を表示するものとする。

【0006】第101番目の走査線に供給される走査信号Y101は、第101番目の水平走査期間において、その後半期間で選択電圧(この例ではVSP)を取るようになっている。なお、表示領域に対応する他の走査信号についても走査信号Y101と同様に各水平走査期間の後半期間において選択電圧(VSPまたはVSN)を

取るようになっている。一方、非表示領域に対応する走査線には、常に非選択電圧(VHPまたはVHN)を供給するようになっている。

【0007】また、あるデータ線に供給するデータ信号Xは、図に示すように非表示領域に対応する期間では、反転回数が少なく周期の長い信号波形となる一方、表示領域に対応する期間では、通常の信号波形となっている。

【0008】これにより、表示領域でのみ画像を表示させ、非表示領域では画像を表示させないことが可能になる。そして、第1に非表示領域では液晶層に電荷の書き込みを行わないこと、第2に非表示領域に対応する期間ではデータ信号Xの反転周期を長くしたこと、によって消費電力を削減することができる。

【0009】

【発明が解決しようとする課題】ところで、データ信号Xの実効値波形X'は、図14に示すように非表示期間では当該期間の低周波成分の影響を受けて大きく変動する。一方、表示期間の開始直後における実効値波形X'は、非表示期間の影響を受け、その後、中間値に収束するようになる。すなわち、表示期間の開始直後と終了直前では、データ線に供給されるデータ信号Xの実効値が異なることになる。

【0010】一方、液晶層の透過率はそこに引加される電圧の実効値に応じて変化するため、データ信号Xの実効値が変化すると、その影響を受けて表示階調が変化する。したがって、表示期間の開始直後と終了直前では、同一階調を表示しようとして実際に表示される階調が相違し、画質が劣化してしまうといった問題がある。

【0011】本発明は、このような問題に鑑みてなされたもので、その目的とするところは、画質劣化の発生を抑えた上で、低消費電力化、さらには、構成の簡略化を図ることが可能なマトリクス型表示装置の駆動方法、および、この駆動回路を備えるマトリクス型表示装置、並びに、この表示装置を備えた電子機器を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明に係るマトリクス型表示装置の駆動方法にあつては、複数の走査線と複数のデータ線との各交差に対応して設けられた画素をスイッチング素子により駆動するものであつて、前記複数の走査線のうち、一部の走査線からなる表示領域を表示状態とする一方、他の走査線からなり前記表示領域に隣接する第1非表示領域と前記第1非表示領域に隣接する第2非表示領域とを非表示状態とする場合に、前記第1非表示領域および前記第2非表示領域に属する走査線の各々に対し、前記スイッチング素子を非導通状態とする非選択信号を、前記データ線に供給される信号の中間値を基準として1以上の垂直走査期間毎に極性反転して供給し、前記第2非表示領域に

10

20

30

40

50

属する走査線が選択されたときには、前記データ線の各々に対し、信号振幅の中間値を基準とする正側電圧レベルおよび負側電圧レベルからなるデータ信号を、その中間値を基準として第1周期で極性反転して供給し、前記第1非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、前記正側電圧レベルおよび前記負側電圧レベルからなるデータ信号を、その中間値を基準として前記第1周期よりも短い第2周期で極性反転して供給することを特徴とする。

【0013】この発明によれば、第1非表示領域の走査線が選択されるとき、短い周期で反転するデータ信号を供給するので、第2非表示領域の走査線を選択するときに長い周期のデータ信号を供給するようにしても、表示領域の走査線を選択するときには、データ信号の実効値波形を正側電圧レベルと負側電圧レベルとの中間電圧レベルに収束させることができる。したがって、非表示領域の影響を受けて表示領域の画像が画質劣化するのを抑圧することができる。なお、第2周期は1水平走査期間周期であることが望ましい。

【0014】また、消費電力を低く抑えるという観点のみを考慮すると、非表示領域に属する走査線の各々に対し、データ線に供給される信号の中間値に相当する信号を供給する構成が望ましい、と考えられる。しかしながら、この構成では、中間値に相当する電圧を別途生成する必要があるので、さらに、走査線を駆動する回路において、中間値に相当する電圧の信号を別途選択する必要もあるので、電圧形成回路や走査線駆動回路の構成が複雑化する。これに対して、本発明によれば、第1非表示領域および第2非表示領域に属する走査線の各々に対しては、非選択信号が、中間値を基準として1以上の垂直走査期間毎に反転して供給されるので、中間値に相当する電圧の信号を生成する必要もないし、選択する必要もない。このため、構成が簡略化される。さらに、1以上の垂直走査期間毎、より好ましくは1垂直走査期間よりも長い期間毎に電圧レベルを切換えているので、当該走査線に供給される信号の周波数も低下する。このため、走査線を駆動する回路において電圧切り換え動作に伴う電力消費が抑えられるとともに、走査線や駆動回路に付随する容量が電圧切り換えによって充放電することで消費される電力も抑えられる。

【0015】また、本発明において、前記表示領域に属する走査線の各々に対し、1水平走査期間を分割した一方の期間において、前記スイッチング素子を導通状態とする選択信号と、前記一方の期間以外の期間において、前記スイッチング素子を非導通とする非選択信号とを、前記データ線に供給される信号の中間値を基準として所定の期間毎に極性反転して供給することが望ましい。この構成によれば、表示領域に属する走査線の各々に対して供給される信号は、すべての走査線を表示領域とする通常の状態と比べて何ら変わることはない。このため、

デューティ比を変更させることに伴う構成の複雑化が回避されるとともに、表示領域の表示品位が、通常の状態に比べて低下することもない。

【0016】さらに、本発明においては、前記第2非表示領域に属する走査線が選択されたときにおける前記正側電圧レベルおよび前記負側電圧レベルの極性反転周期は、前記第2非表示領域に属する走査線数を2以上の整数で割った略商分の水平走査期間であることが望ましい。このようにすると、第2非表示領域に属する走査線が選択されたときに、正側電圧レベルの信号が供給される期間と、負側レベルの信号が供給される期間とが互いに等しくなる。第2非表示領域に属する走査線数を2で割った商分の水平走査期間とすると、極性反転周期が最長となるので、電圧の切り換え動作に伴って消費される電力や、電圧切り換えに伴って回路や配線に付随する容量が充放電することで消費される電力などが最も抑えられることとなる。

【0017】次に、本発明に係るマトリクス型表示装置にあっては、複数の走査線と複数のデータ線との各交差に対応して設けられた画素をスイッチング素子により駆動するものであって、前記複数の走査線のうち、一部の走査線からなる表示領域を表示状態とする一方、他の走査線からなり前記表示領域に隣接する第1非表示領域と前記第1非表示領域に隣接する第2非表示領域とを非表示状態とする場合に、前記第1非表示領域および前記第2非表示領域に属する走査線の各々に対し、前記スイッチング素子を非導通状態とする非選択信号を、前記データ線に供給される信号の中間値を基準として1以上の垂直走査期間毎に極性反転して供給する走査線駆動回路と、前記第2非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、信号振幅の中間値を基準とする正側電圧レベルおよび負側電圧レベルからなるデータ信号を、その中間値を基準として第1周期で極性反転して供給し、前記第1非表示領域に属する走査線が選択されたときには、前記データ線の各々に対し、前記正側電圧レベルおよび前記負側電圧レベルからなるデータ信号を、その中間値を基準として前記第1周期よりも短い第2周期で極性反転して供給するデータ線駆動回路とを備えたことを特徴とする。

【0018】本発明では、上述したような効果を、走査線側とデータ線側との双方で奏することができる。したがって、この相乗効果により、なお一層の低消費電力化、さらには、画質劣化の発生を抑えた上で、高解像度化、構成の簡略化を図ることが可能となる。ここで、本発明において、前記走査線駆動回路は、相隣接する走査線に対して供給する選択信号の極性を、前記中間値を基準として交互に反転することが望ましい。画素を駆動するスイッチング素子の電流-電圧特性は、正極性側の電圧を印加した場合と負極性側の電圧を印加した場合とで若干異なっており、画素への印加電圧が異なる場合がある

が、本発明によれば、隣接する走査線において供給される選択電圧の極性が反転するとともに、データ信号の極性も選択信号の極性に対応しているため、偶数番目の走査線に位置する画素と奇数番目の走査線に位置する画素への印加電圧が交互に極性反転することになる。このため、その画素の表示むらが目立たず、極性反転駆動周波数が高いのでフリッカも目立たない。

【0019】また、本発明においては、前記データ線駆動回路は、前記画素に対応する領域を有するメモリを備え、前記表示領域に属する走査線が選択されたときには、前記メモリから表示データを読み出して、当該表示データに基づいて、前記正側電圧レベルおよび前記負側電圧レベルからなる信号を生成する一方、前記第1非表示領域および前記第2非表示領域に属する走査線が選択されたときには、前記メモリからの読み出しを停止することが望ましい。この構成において、前記第1非表示領域および前記第2非表示領域に属する走査線が選択された場合とは、表示を行う必要がない場合である。本発明によれば、このような場合に、メモリの読み出しが停止されるので、これに伴って消費電力が抑えられる結果、さらなる低消費電力化が図られることとなる。

【0020】また、本発明において、前記スイッチング素子は二端子型スイッチング素子であり、前記マトリクス型表示装置は、一対の基板間に電気光学材料が挟持されてなり、前記画素は、前記一対の基板のうち、一方の基板に設けられた複数の走査線と他方の基板に設けられた複数のデータ線との間に、前記二端子型スイッチング素子と前記電気光学材料とが直列接続されてなることが望ましい。本発明では、スイッチング素子として、トランジスタのような三端子型を用いることも可能ではあるが、一方の基板において、走査線およびデータ線を交差させて形成する必要があるため、配線ショートの可能性が高くなる点に難がある。また、製造プロセスも複雑化する。これに対して、二端子型を用いると、一方の基板に走査線が形成され、他方の基板にデータ線が形成されるので、配線ショートが原理的に発生しない点で有利である。また、製造プロセスも三端子型を用いる場合と比べると簡略化される。

【0021】さらに、本発明において、前記二端子型スイッチング素子は、前記走査線または前記データ線のいずれかに接続された導電体／絶縁体／導電体の構造を有することが望ましい。このうち、第1層の導電体は、そのまま走査線またはデータ線として用いることが可能であり、また、絶縁体は、この第1層の導電体を陽極酸化することで形成されるため、製造プロセスの簡略化がなお一層図られることとなる。

【0022】くわえて、上記目的を達成するために、本発明に係る電子機器にあっては、上記マトリクス型表示装置を備えることを特徴としている。したがって、この電子機器にあっては、上述したように、表示装置におい

て、画質劣化の発生を抑えた上で、高解像度化、一層の低消費電力化、さらには、構成の簡略化を図ることが可能となる。

【0023】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

<電気的構成>はじめに、本発明の実施形態に係る表示装置の電気的構成について説明する。図1は、この電気的構成を示すブロック図である。この図に示されるように、液晶パネル100には、複数のデータ線（セグメント電極）212が列（Y）方向に延在して形成される一方、複数の走査線（コモン電極）312が行（X）方向に延在して形成されるとともに、データ線212と走査線312との各交点に対応して画素116が形成されている。さらに、各画素116は、電気光学材料（液晶層）118と、スイッチング素子の一例であるTFD（Thin Film Diode）のような二端子型スイッチング素子（以下、TFDという）220との直列接続からなる。ここで、本実施形態にあっては、説明の便宜上、走査線312の総数を200本とし、データ線212の総数を160本として、200行×160列のマトリクス型表示装置として説明するが、本発明をこれに限定する趣旨ではない。また、データ線駆動回路250は、各データ線212に、データ信号X1～X160をそれぞれ供給するものであり、走査線駆動回路350は、各走査線312に、走査信号Y1～Y200をそれぞれ供給するものである。

【0024】なお、図1において、TFD220はデータ線212の側に接続され、液晶層118が走査線312の側に接続されているが、これとは逆に、TFD220が走査線312の側に、液晶層118がデータ線212の側にそれぞれ接続される構成でも良い。

【0025】次に、制御回路400は、データ線駆動回路250および走査線駆動回路350に対して、後述する各種制御信号やクロック信号などを供給するものである。なお、データ線駆動回路250、走査線駆動回路350および制御回路400の詳細についても、後述することとする。

【0026】また、駆動電圧形成回路500は、データ信号として用いられる電圧レベルVDP、VDN、および、走査信号として用いられる電圧レベルVSP、VHP、VHN、VSNをそれぞれ生成するものである。なお、電圧レベルVDP、VHPは同一レベルとして共用され、同様に、電圧レベルVDN、VHNは同一レベルで共用されるが、本実施形態にあっては説明の便宜上、これら電圧レベルを別個の表記として説明することとする。そして、電源回路600は、制御回路400や駆動電圧形成回路500に電源を供給するものである。

【0027】<パネル構成>次に、液晶パネル100の詳細構成について説明する。図2は、その構造を示す部

10

20

30

40

50

分破断斜視図である。この図に示されるように、液晶パネル 100 は、素子基板 200 と、これに対向配置される対向基板 300 とを備えている。このうち、素子基板 200 の対向面には、ITO (Indium Tin Oxide) などの透明導電体からなる画素電極 234 が X 方向および Y 方向にマトリクス状に配列しており、このうち、同一列に配列する 200 個の画素電極 234 が、Y 方向に延在するデータ線 212 の 1 本に、それぞれ TFD 220 を介して接続されている。ここで、TFD 220 は、基板側からみると、タンタル単体やタンタル合金などから形成され、データ線 212 とは枝分かれした第 1 の導電体 222 と、この第 1 の導電体 222 を陽極酸化してなる絶縁体 224 と、クロム等などの第 2 の導電体 226 とから構成されて、導電体/絶縁体/導電体のサンドイッチ構造を採る。このため、TFD 220 は、電流-電圧特性が正負双方向にわたって非線形となるダイオードスイッチング特性を有することになる。

【0028】また、絶縁体 201 は透明性および絶縁性を有するものであり、これが設けられる理由は、第 2 の導電体 226 の堆積後における熱処理により、第 1 の導電体 222 が剥離しないようにするため、および、第 1 の導電体 222 に不純物が拡散しないようにするためである。したがって、これらが問題とならない場合には、絶縁体 201 は省略可能である。

【0029】一方、対向基板 300 の対向面には、走査線 312 が X 方向に延在し、かつ、画素電極 234 と対向するように形成されている。そして、このように構成された素子基板 200 と対向基板 300 とは、シール材およびスペーサ (ともに図示省略) によって、一定の間隙を保っており、この閉空間に、電気光学材料として例えば TN (Twisted Nematic) 型の液晶 105 が封入されて、これにより、図 1 における液晶層 118 が形成されることとなる。すなわち、液晶層 118 は、データ線 212 と走査線 312 との交点において、当該走査線 312 と、画素電極 234 と、両者の電極間に挟持される液晶 105 とで構成されることになる。

【0030】したがって、このような構成において、走査線 312 を介して、走査信号として選択電圧を印加すると、当該 TFD が導通状態となる。この導通状態の際に、データ線 212 を介してデータ信号を印加すると、当該 TFD に接続された液晶層に所定の電荷が蓄積される。電荷蓄積後、非選択電圧を印加して、当該 TFD を非導通状態としても、当該 TFD のリーク (オフリーク) が少なく、かつ、液晶層の抵抗が十分に高ければ、当該液晶層における電荷の蓄積が維持される。このように、各 TFD を駆動して蓄積させる電荷の量を制御することによって、画素毎に液晶の配向状態が変化して、所定の情報を表示することが可能となっている。

【0031】ほかに、対向基板 300 には、液晶パネル 100 の用途に応じて、例えば、ストライプ状や、モザ

イク状、トライアングル状等に配列されたカラーフィルタが設けられ、さらに、金属材料や樹脂などからなるブラックマトリクスが設けられる。くわえて、素子基板 200 および対向基板 300 の各対向面には、それぞれ所定の方向にラビング処理された配向膜などが設けられる一方、その各背面には配向方向に応じた偏光板がそれぞれ設けられる (いずれも図示省略)。

【0032】ただし、液晶パネル 100 においては、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜や偏光板などが不要となるため、光利用効率が高まり、このため液晶パネルの高輝度化や低消費電力化などの点において有利である。また、液晶パネル 100 を反射型とする場合、画素電極 234 をアルミニウムなどの反射率の高い金属膜などから構成しても良いし、素子基板 200 を不透明な半導体基板から構成しても良い。

【0033】なお、TFD 220 は、二端子型スイッチング素子の一例であり、他に、ZnO (酸化亜鉛) バリスタや、MSI (Metal Semi-Insulator) などの素子を二端子型スイッチング素子として用いても良い。また、これら素子を 2 つ逆向きに直列接続または並列接続しても良い。こうすると、ダイオードスイッチング特性が、正負双方向にわたって対称化されるという利点もある。

【0034】<制御回路>次に、制御回路 400 の詳細構成について説明する。図 3 は、制御回路 400 の構成を示すブロック図である。図において、高周波発振回路 4006 は、後述する階調コードパルス GCP の源振信号として用いる高周波パルス信号を生成するものである。このため、高周波パルス信号の周波数は、1/2 水平走査期間を規定する低周波パルス信号よりも遙かに高く、3MHz 程度である。また、分周回路 4004 は、高周波発振回路 4006 から出力される高周波パルス信号を分周して、水平走査の基準となる低周波パルス信号を生成するものである。ここで、本実施形態にあっては、1 水平走査期間を前半期間と後半期間とに分割して駆動を行う構成となっているので、この低周波パルス信号は、1/2 水平走査期間を規定するために用いられる。このため、低周波パルス信号の周波数は、30kHz 程度である。制御信号生成回路 4002 は、分周回路 4004 から出力された低周波パルス信号に基づいて、各種制御信号やクロック信号 (PD1、PD2、YD、YCLK、MY、INH、LP、MX、RES、SP、等) を生成するものである。

【0035】ここで、階調制御信号生成回路 4008 は、分周回路 4004 による低周波パルス信号で規定される 1/2 水平走査期間において、高周波発振回路 4006 による高周波パルス信号を、階調を示す表示データのウェイトに応じて配列させて、図 10 に示されるような階調コードパルス (階調制御信号) GCP を生成するものである。なお、図 10 において、階調コードパルス

10

20

30

40

50

GCPは、説明の便宜のために等ピッチで配列しているが、実際には、異ピッチとなる場合がある。

【0036】さて、制御信号生成回路4002は、分周回路4004による低周波パルス信号にしたがって、次のような各種制御信号やクロック信号などを生成する。第1に、第1部分表示制御信号PD1は、ある走査線312に含まれる領域だけ表示状態として、それ以外の走査線312に含まれる領域については非表示領域とする場合（部分表示の場合）には、表示領域に含まれる走査線312が選択される期間だけHレベルとなり、それ以外の期間ではLレベルとなる信号である。第2に、第2部分表示制御信号PD2は、非表示領域のうち表示領域に隣接する一定領域に含まれる走査線312が選択される期間だけHレベルとなり、それ以外の期間ではLレベルとなる信号である。

【0037】第3に、開始パルスYDは、図5に示されるように、1垂直走査期間（1フレーム）の最初に出力されるパルスである。第4に、クロック信号YCLKは、走査線側の基準信号であり、図5に示されるように、1水平走査期間に相当する1Hの周期を有する。第5に、交流駆動信号MYは、走査線側において液晶画素を交流駆動するために用いる信号であり、図5に示されるように、1水平走査期間1H毎に信号レベルが反転し、かつ、同一の走査線が選択される水平走査期間においては1フレーム毎に信号レベルが反転する。このため、交流駆動信号MYによって、1水平走査期間毎に液晶画素への印加電圧の極性が反転し、かつ、その極性が1垂直走査期間毎に反転する駆動が制御されることとなる。

【0038】第6に、制御信号INHは、1水平走査期間の後半期間を選択するための信号であり、図5に示されるように、当該後半期間にHアクティブとなる。第7に、ラッチパルスLPは、データ線側において、データ信号をラッチするためのものであり、図10に示されるように、1水平走査期間の最初に出力される。第8に、リセット信号RESは、データ線側において1水平走査期間の前半期間と後半期間とを規定するためのパルスであり、図10に示されるように、前半期間と後半期間との最初に出力される。第9に、交流駆動信号MXは、データ線側において液晶画素を交流駆動するために用いる信号であり、図10に示されるように、ある水平走査期間1Hの後半期間から次の水平走査期間1Hの前半期間まで同レベルを維持し、その後、レベル反転する信号である。なお、1水平走査期間の後半期間における交流駆動信号MXと、同期間における交流駆動信号MYとは、互いに反転レベルとなるように設定される。

【0039】また、制御信号生成回路4002は、第1部分表示制御信号PD1をLレベルとする場合、階調制御信号生成回路4008に対して階調コードパルスGCPの生成を停止させる制御を行う。なお、分周回路40

04を低周波発振回路に置き換えて、高周波発振回路4006とともに2つの発振回路を備える構成としても良い。

【0040】＜走査線駆動回路＞次に、走査線駆動回路350の詳細について説明する。図4は、この走査線駆動回路350の構成を示すブロック図である。この図において、シフトレジスタ3502は、走査線本数に対応する200ビットシフトレジスタであり、1フレームの最初に供給される開始パルスYDを、1水平走査期間の周期を有するクロック信号YCLKにしたがって順次シフトして、転送信号YS1、YS2、……、YS200として出力するものである。ここで、転送信号YS1～YS200は、各走査線にそれぞれ1対1に対応して、どの走査線312を選択すべきかを指定するものである。

【0041】続いて、電圧選択信号形成回路3504は、交流駆動信号MYと制御信号INHとから、各走査線312に対して印加すべき電圧を定める電圧選択信号を出力するものである。ここで、本実施形態において、表示領域に含まれる走査線312に印加される走査信号の電圧は、VSP（正側選択電圧）、VHP（正側非選択電圧）、VHN（負側非選択電圧）、VSN（負側選択電圧）の4値であり、このうち、選択電圧であるVSPまたはVSNが実際に印加される期間は、1水平走査期間の後半期間である。さらに、選択電圧が印加された後に印加される非選択電圧は、選択電圧がVSPであればVHPであり、選択電圧がVSNであればVHNであって、当該選択電圧により一義的に定まっている。また、VSPとVSNとの中間電圧と、VHPとVHNとの中間電圧とは、基準電圧VRと一致するようになっている。くわえて、この基準電圧VRは、後述するデータ信号の正側データ電圧VDPと負側データ電圧VDNの中間電圧と一致するようになっている。

【0042】第1部分表示制御信号PD1がHレベルである場合、電圧選択信号形成回路3504は、走査信号の電圧レベルが次のような関係となるように、電圧選択信号を生成する。すなわち、第1に、ある走査線に対応する転送信号がHレベルになって、当該走査線が選択されると、制御信号INHがHレベルとなる期間（1水平走査期間の後半期間）での交流駆動信号MYに応じた選択電圧とし、第2に、制御信号INHがLレベルに移移後、当該選択電圧に対応する非選択電圧となるように、電圧選択信号形成回路3504は電圧選択信号を生成する。具体的には、電圧選択信号形成回路3504は、制御信号INHがHアクティブとなる期間において、交流駆動信号MYがHレベルであれば正側選択電圧VSPを選択させる電圧選択信号を当該期間に出力し、この後、正側非選択電圧VHPを選択させる電圧選択信号を出力する一方、交流駆動信号MYがLレベルであれば負側選択電圧VSNを選択させる電圧選択信号を当該期間に出

力し、この後、負側非選択電圧VHNを選択させる電圧選択信号を出力することとなる。

【0043】なお、本発明の実施形態においては、走査線やデータ線に印加される電位の正（正極性）と負（負極性）は、データ線に印加される信号の中間電位を基準として高電位側を正、低電位側を負としている。

【0044】一方、本実施形態において、非表示領域に含まれる走査線312に印加される走査信号の電圧は、VHP、VHNの2値のみである。このため、第1部分表示制御信号PD1がLレベルである場合、電圧選択信号形成回路3504は、走査信号の電圧レベルが次のような関係となるように、電圧選択信号を生成する。すなわち、第1に、ある走査線に対応する転送信号がHレベルになって、当該走査線が選択されるとともに、制御信号INHがHレベルとなって、1水平走査期間の後半期間が選択されると、正側非選択電圧VHP、負側非選択電圧VHNの一方から他方への反転するように、電圧選択信号形成回路3504は電圧選択信号を生成する。

【0045】さて、レベルシフタ3506は、電圧選択信号形成回路3504によって出力される電圧選択信号の電圧振幅を拡大するものである。そして、セレクト3508は、電圧振幅が拡大された電圧選択信号によって指示される電圧を、実際に選択して、対応する走査線312の各々に供給するものである。

【0046】＜走査信号の電圧波形＞次に、上記構成の走査線駆動回路350によって供給される走査信号の電圧波形について検討する。まず、説明の便宜上、全画面表示を行う場合、すなわち、第1部分表示制御信号PD1が常にHレベルである場合を想定する。この場合、走査信号の電圧波形は、図5に示される通りとなる。すなわち、開始パルスYDが、クロック信号YCLKにより1水平走査期間1H毎に順次シフトされて、これが転送信号YS1～YS200として出力されるとともに、制御信号INHにより1水平走査期間1Hの後半期間が選択され、さらに、当該後半期間における交流駆動信号MYのレベルに応じて走査信号の選択電圧が定められるので、1本の走査線に供給される走査信号の電圧は、当該走査線が選択される水平走査期間の後半期間において、交流駆動信号MYが例えばHレベルであれば正側選択電圧VSPとなり、その後、当該選択電圧に対応する正側非選択電圧VHPを保持する。そして、1フレーム経過して、1水平走査期間の後半期間においては、交流駆動信号MYのレベルが反転してLレベルとなるので、当該走査線に供給される走査信号の電圧は、負側選択電圧VSNとなり、その後、当該選択電圧に対応する負側非選択電圧VHNを保持することになる。例えば、図5に示されるように、ある第nフレームにおいて最初に選択される走査線の走査信号Y1の電圧は、当該水平走査期間の後半期間に正側選択電圧VSPとなり、その後、非選択電圧VHPを保持し、次の第(n+1)フレームにお

いて、最初の1水平走査期間の後半期間に負側選択電圧VSNとなり、その後、負側非選択電圧VHPを保持する、というサイクルの繰り返しとなる。

【0047】一方、交流駆動信号MYは、1水平走査期間1H毎に信号レベルが反転するので、隣接する走査線に供給される走査信号の電圧も、1水平走査期間1H毎に交互に極性が反転する関係となる。例えば、図5に示されるように、ある第nフレームにおいて最初に選択される走査線への走査信号Y1の電圧が、当該水平走査期間の後半期間において正側選択電圧VSPであれば、2番目に選択される走査線への走査信号Y2の電圧は、当該水平走査期間の後半期間において負側選択電圧VSNとなる。

【0048】次に、部分表示を行う場合における走査信号について検討する。ここでは、例として、図6に示されるような部分表示、具体的には、液晶パネル100において、上から数えて1～80本目の走査線によって走査される画素領域および121～200本目の走査線によって走査される画素領域を、それぞれ非表示領域とする一方、81～121本目の走査線によって走査される画素領域を表示領域とする部分表示を行う場合について想定する。

【0049】部分表示の場合においても、開始パルスYDが、クロック信号YCLKにより1水平走査期間1H毎に順次シフトされて、これが転送信号YS1～YS200として出力される点は、全画面表示の場合と同様である。ただし、第1部分表示制御信号PD1は、図7に示されるように、1垂直走査期間のうち、121～200本目、および、次のフレームにおいて1～80本目の走査線が選択される計160水平走査期間においてLレベルとなるので、当該180水平走査期間において、当該走査線に対応する転送信号YS1～YS80およびYS121～YS200がHレベルに遷移するとともに、制御信号INHがHレベルとなると、1～80本目および121～200本目の走査線に供給される走査信号の各電圧レベルは、非選択電圧VHPからVHNに、または、非選択電圧VHNからVHPに切り替えられることとなる。

【0050】一方、第1部分表示制御信号PD1は、1垂直走査期間のうち、81～120本目の走査線が選択される計40水平走査期間においてHレベルとなるから、当該40水平走査期間において、81～120本目の走査線に供給される走査信号に限って言えば、全画面表示の場合と同様となる。

【0051】したがって、図6に示されるような部分表示を行う場合の走査信号、特に、非表示領域と表示領域との境界付近の走査線に供給される走査信号は、図7に示される通りとなる。すなわち、非表示領域たる1～80本目の走査線および121～200本目の走査線への走査信号Y1～Y80およびY121～Y200は、対

応する走査線の水平走査期間の中間において、それぞれ非選択電圧VHP、VHNの一方から他方に切り替えられる。このため、本実施形態にあっては、非表示領域への走査信号は、1フレーム毎に非選択電圧の極性が反転されることとなる。

【0052】ここで、低消費電力化を図るという観点のみから言えば、非表示領域への走査信号は、データ信号として印加される電圧VDP、VDNの中間電圧とする構成が望ましいが、この構成では、駆動電圧形成回路500（図1参照）が、別途中間電圧を形成する必要があるだけでなく、電圧選択信号形成回路3504（図4参照）による電圧選択信号においてもビット数が余計に必要となり、さらに、セクタ3508の選択範囲が広がってしまうので、構成が複雑化する。これに対し本実施形態によれば、構成そのものは、全画面表示のみを行う従来の構成と大差ないので、構成の複雑化は防止される。その上で、非選択領域への走査信号は、非選択電圧という低い電圧を、1フレーム分に相当する1Vという極めて長い間隔でスイッチングするのみによって生成されるので、部分表示を行う場合において走査線駆動回路350により消費される電力を、データ信号の中間電圧を供給する構成並に低く抑えることが可能となる。

【0053】なお、非選択電圧のスイッチング間隔は、本実施形態では、1フレーム分に相当する1Vという期間であったが、それよりも長い間隔とする方が、スイッチングに伴う電力消費が抑えられる。このため、非選択電圧のスイッチング間隔は、図8に示されるように、2フレーム分に相当する2Vとしても良いし、それ以上の期間でも良い。ただし、非表示領域への走査信号を、非選択電圧VHP、VHNの一方に固定するのは、交流駆動を前提とする表示装置においては好ましくない。

【0054】一方、表示領域たる81～120本目の走査線への走査信号Y81～Y120は、水平走査期間の後半期間に選択電圧VSPまたはVSNの一方となった後、その選択電圧に対応する非選択電圧に保持されるとともに、1フレーム経過後の水平走査期間の後半期間に他方の選択電圧となり、その後、その選択電圧に対応する非選択電圧となる、というサイクルの繰り返しとなる。したがって、表示領域の走査線に供給される走査信号について言えば、全画面表示のみを行う従来構成となんら変わることはなく、このため、部分表示を行う場合において、表示領域における表示品位は、全画面表示の場合と比較して表示品位が低下するといった不具合も発生しない。

【0055】＜データ線駆動回路＞次に、データ線駆動回路250の詳細について説明する。図9は、このデータ線駆動回路350の構成を示すブロック図である。この図において、アドレス制御回路2502は、表示データの読み出しに用いる行アドレスを生成するためのものであり、当該行アドレスを、1フレームの最初に供給さ

れる開始パルスYDによりリセットするとともに、1水平走査期間毎に供給されるラッチパルスLPで歩進させる構成となっている。ただし、第1部分表示制御信号PD1がLレベルとなると、アドレス制御回路2502は、行アドレスの供給を禁止する。

【0056】表示データRAM2504は、200行×160列に配列する画素に対応する領域を有するデュアルポートRAMであり、書き込み側は、制御回路400から供給される表示データが所定の番地に書き込まれる一方、読み出し側は、行アドレスで指定された番地の表示データが1行分読み出される構成となっている。

【0057】次に、PWMデコーダ2506は、データ信号を階調に応じてパルス幅変調するためのものであり、データ信号X1～X160の電圧を選択する電圧選択信号を、表示データに応じて、交流駆動信号MXとリセット信号RESと階調コードパルスGCPとから各データ線212毎に生成する。ここで、本実施形態において、データ線212に印加されるデータ信号の電圧は、VDP（正側データ電圧）、VDN（負側データ電圧）の2値である。また、表示データは本実施形態では3ビット（8階調）とする。

【0058】まず、第1部分表示制御信号PD1がHレベルである場合、PWMデコーダ2506は、データ信号の電圧レベルが次のような関係となるように、電圧選択信号を生成する。すなわち、データ信号の電圧レベルが、第1に、1水平走査期間の最初に供給されるリセット信号RESによって、交流駆動信号MXのレベルとは反対のレベルとなり、第2に、表示データに対応する階調コードパルスGCPの立ち上がりにおいて、交流駆動信号MXと同一レベルに反転する関係となるように、PWMデコーダ2506は電圧選択信号を生成する。図10には、PWMデコーダ2506に入力される表示データ信号の2進数表示と、それをデコードした結果の電圧選択信号が示される。ただし、PWMデコーダ2506は、表示データが（000）であれば、交流駆動信号MXとは反転レベルとなるように、また、表示データが（111）であれば、交流駆動信号MXとは同一レベルとなるように、PWMデコーダ2506は電圧選択信号を生成する。

【0059】次に、第1部分表示制御信号PD1がLレベルである場合、PWMデコーダ2506は、データ信号の電圧レベルが次のような関係となるように、電圧選択信号を生成する。第2部分表示制御信号PD2がLレベルである場合、PWMデコーダ2506は、表示データにかかわらず、データ信号の電圧レベルが正側データ電圧VDP、負側データ電圧VDNの一方から他方へ、所定期間毎に反転する関係となるように、電圧選択信号を生成する。一方、第2部分表示制御信号PD2がHレベルである場合、PWMデコーダ2506は、供給される表示データにかかわらず、データ値を（000）とし

て電圧選択信号を生成する。さて、セクタ 2508 は、PWMデコーダ 2506 による電圧選択信号によって指示される電圧を実際を選択して、対応するデータ線 212 の各々に供給するものである。

【0060】<データ信号の電圧波形>次に、上記構成のデータ線駆動回路 250 によって供給されるデータ信号について検討する。まず、説明の便宜上、全画面表示を行う場合、すなわち、第 1 部分表示制御信号 PD1 が常に H レベルである場合を想定する。この場合、データ信号 X_i (i は、 $1 \leq i \leq 160$ を満たす整数) の電圧波形は、図 10 に示される通りとなる。すなわち、表示データが (000) または (111) 以外であれば、PWMデコーダ 2506 の電圧選択信号によって、データ信号 X_i の電圧レベルは、1 水平走査期間の最初に供給されるリセット信号 RES により、交流駆動信号 MX のレベルと反転レベルにリセットされ、表示データに対応する階調コードパルス GCP の立ち上がりにおいて、交流駆動信号 MX と同一レベルに反転される。ただし、データ信号 X_i の電圧レベルは、表示データが (000) であれば交流駆動信号 MX とは反転レベルにされる一方、表示データが (111) であれば交流駆動信号 MX とは同一レベルにされる。このため、データ信号 X_i は、1 水平走査期間に相当する期間 1H において、図に示されるように、表示データにかかわらず、正側データ電圧 VDP とする期間と負側データ電圧 VDN とする期間が互いに等しくなることが判る。

【0061】また、1 水平走査期間の後半期間において、データ信号の極性を規定する交流駆動信号 MX は、同後半期間において走査信号の極性を規定する交流駆動信号 MY の反転レベルに設定されているので、データ信号 X_i は、走査信号の極性に対応したものとなることも判る。

【0062】次に、部分表示を行う場合におけるデータ信号 X_i について検討する。ここでも、図 6 に示されるような部分表示を想定する。なお、以下の説明にあっては、非表示領域 B のうち表示領域 A に隣接する一定の領域を第 1 非表示領域 B1 と称し、非表示領域 B から第 1 非表示領域 B1 を差し引いた領域を第 2 非表示領域 B2 と称することにする。

【0063】この場合、第 1 部分表示制御信号 PD1 は、図 11 に示されるように、1 フレームのうち、81 ~ 120 本目の走査線が選択される計 40 水平走査期間において H レベルとなる。一方、1 ~ 80 本目および 121 ~ 200 本目の走査線が選択される計 160 水平走査期間において L レベルとなる。

【0064】このうち、第 1 部分表示制御信号 PD1 が H レベルとなる期間、すなわち、表示領域 A に含まれる走査線が選択される期間では、上述した全画面表示と同視できるから、データ信号 X_i の電圧は、交流駆動信号 MX および表示データにしたがったものとなる。図 11

における領域 a は、このことを示すものである。したがって、このようなデータ信号 X_i によれば、1 水平走査期間において、正側データ電圧 VDP とする期間と負側データ電圧 VDN とする期間とが互いに等しくなるので、第 1 部分表示制御信号 PD1 が H レベルとなる期間においても、正側データ電圧 VDP とする期間と負側データ電圧 VDN とする期間とが互いに等しくなる。

【0065】次に、第 1 部分表示制御信号 PD1 が L レベルで、かつ、第 2 部分表示制御信号 PD2 が L レベルある期間では、すなわち、第 2 非表示領域 B2 に含まれる走査線が選択される期間について検討する。当該期間では、データ信号 X_i の電圧は、PWMデコーダ 2506 によって表示データにかかわらず、図 11 に示されるように、正側データ電圧 VDP または負側データ電圧 VDN の一方から他方へ、当該 L レベルとなる計 140 水平走査期間を「4」で分割した 35 水平走査期間 35H 毎に反転される。当該期間においても、正側データ電圧 VDP とする期間と負側データ電圧 VDN とする期間とが互いに等しくなることが判る。

【0066】次に、第 1 部分表示制御信号 PD1 が L レベルで、かつ、第 2 部分表示制御信号 PD2 が H レベルある期間では、すなわち、第 1 非表示領域 B1 に含まれる走査線が選択される期間について検討する。当該期間では、データ信号 X_i の電圧は、PWMデコーダ 2506 によってデータ値 (000) の表示データと同じ電圧選択信号が出力される。この結果、データ信号 X_i は交流駆動信号 MX を反転したものと一致し、その周期は 1 水平走査期間 1H となる。図 11 に示す領域 b はこのことを示すものである。

【0067】さて、データ信号 X_i の実効電圧波形 X_i' は、図 11 に示すように第 2 非表示領域に対応する期間では大きく変動するが、第 1 非表示領域に対応する期間において、正側データ電圧 VDP および負側データ電圧 VDN の中間電圧である基準電圧 VR に収束する。表示期間の開始時点では、実効電圧波形 X_i' は基準電圧 VR を取る。これにより、部分表示の場合でも全画面表示の場合と同様に、全ての表示期間にわたってデータ信号 X_i の実効値を基準電圧 VR に保つことが可能となる。この結果、表示領域 A における画像品質を向上させることができる。

【0068】ここで、低消費電力化を図るという観点のみから言えば、非表示領域 B に含まれる走査線が選択される期間におけるデータ信号 X_i の電圧は、基準電圧 VR とする構成が望ましいが、この構成では、駆動電圧形成回路 500 (図 1 参照) が、別途基準電圧 VR を形成する必要があるだけでなく、PWMデコーダ 2506

(図 9 参照) による電圧選択信号においてもビット数が余計に必要となり、さらに、セクタ 2508 の選択範囲が広がってしまうので、構成が複雑化する。これに対し本実施形態によれば、構成そのものは、全画面表示の

みを行う従来の構成と大差ないので、構成の複雑化は防止される。その上で、非選択領域の走査線が選択される期間におけるデータ信号 X_i は、正側データ電圧 VDP または負側データ電圧 VDN を、表示領域の走査線が選択される場合よりも極めて長い 30 水平走査期間という間隔毎にスイッチングするのみにによって生成されるので、部分表示を行う場合において、データ線駆動回路 250 により消費される電力を、基準電圧 VR を供給する構成並に低く抑えることが可能となる。

【0069】さらに、第 1 部分表示制御信号 $PD1$ が L レベルである場合、本実施形態にあつては、上述したように、アドレス制御回路 2502 から行アドレスの供給が禁止される構成となっている。ここで、第 1 部分表示制御信号 $PD1$ が L レベルある期間では、その期間において表示が行われることがないので、表示データは不要である。したがって、単に、第 1 部分表示制御信号 $PD1$ が L レベルある期間において、PWM デコーダ 2506 が、表示データ RAM から読み出された表示データを無視する構成でも良いが、本実施形態のように、積極的に行アドレスの供給を禁止すると、表示データの読み出しに消費される電力についても抑えることが可能となる。

【0070】同様に、第 1 部分表示制御信号 $PD1$ が L レベルある期間では、その期間において表示が行われることはないので、階調コードパルス GCP は不要である。したがって、単に、PWM デコーダ 2506 が階調コードパルス GCP を無視する構成でも足りる。しかしながら、階調コードパルス GCP は、上述したように、1/2 水平走査期間において、高周波発振回路 4006 による高周波パルス信号を、階調を示す表示データのウェイトに応じて配列させた信号であるため、その周波数は、1/2 水平走査基準となる他のクロック信号や制御信号と比較して遙かに高い。このため、配線容量などに起因して消費される電力も全体から見れば無視できないことが多い。

【0071】これに対して本実施形態によれば、第 1 部分表示制御信号 $PD1$ が L レベルである場合、上述したように、制御信号駆動回路 4002 (図 3 参照) が階調制御信号生成回路 4006 に対して、階調コードパルス GCP の生成を積極的に停止させる構成となっているので、配線容量などに起因して消費される電力、さらに、階調コードパルス GCP にしたがった動作により消費される電力についても抑制することが可能となる。

【0072】＜その他＞上述した実施形態においては、図 11 に示すように表示領域 A に対応する 40 水平走査期間 40H の前後の 10 水平走査期間 10H において、データ信号を 1 水平走査期間毎に反転させるようにしたが、本発明はこれに限定されるものではなく、40 水平走査期間 40H の前の 10 水平走査期間 10H においてのみ、データ信号を 1 水平走査期間毎に反転させるよう

にしてもよい。すなわち、図 6 に示す第 1 非表示領域 B1 のうち、表示領域 A の上側に隣接する部分 (B1u) だけを第 1 非表示領域 B1 とし、下側に隣接する部分 (B1d) は第 2 非表示領域 B2 に含ませるようにしてもよい。

【0073】上述した実施形態においては、第 2 非表示領域 B2 に属する走査線が選択されている期間 (第 2 期間) にあつては、35 水平走査期間毎にデータ信号の信号レベルを反転する一方、第 1 非表示領域 B1 に属する走査線が選択されている期間 (第 1 期間) にあつては 1 水平走査期間毎にデータ信号の信号レベルを反転するようにしたが、本発明はデータ信号の実効値を基準電圧 VR に近づけるために第 1 期間において 1 水平走査期間毎にデータ信号を反転するようにしたものである。データ信号の反転周期が短いほど、その実効電圧波形の振幅は小さくなる。したがって、データ信号の実効値を収束させるためには、第 2 期間におけるデータ信号の反転周期よりも第 1 期間におけるデータ信号の反転周期が短ければ足りる。

【0074】上述した実施形態においては、液晶パネル 100 の素子基板 200 を、ガラス等の透明な絶縁性基板を用い、ここに、TFD のような二端子型スイッチング素子を形成して、画素 116 を駆動する構成したが、本発明はこれに限られない。例えば、当該基板上にシリコン薄膜を形成するとともに、この薄膜にソース、ドレイン、チャネルを形成した TFT (Thin Film Transistor: 薄膜トランジスタ) により、画素 116 を駆動する構成としてもよい。また、例えば、素子基板 200 を半導体基板とし、画素 116 の駆動素子を当該半導体基板表面にソース、ドレイン、チャネルを形成した絶縁ゲート型電界効果トランジスタとしても構わない。この場合、画素電極 234 はアルミニウムなどの金属からなる反射電極から形成されて、反射型として用いることになる。また、素子基板 101 を透明な基板としても、画素電極 234 を反射性金属から構成して反射型にしても良い。

【0075】ただし、トランジスタで画素 116 を駆動する構成では、素子基板 200 にデータ線 212 および走査線 312 の一方だけではなく、双方を交差させて形成しなければならないので、それだけ配線ショートの可能性が高まる点、さらに、TFT 自体は、TFD よりも構成が複雑であるので、製造プロセスが複雑化する点において、不利である。さらに、実施形態にあつては、電気光学材料として液晶を用いた表示装置を例にとって説明したが、エレクトロルミネッセンスや、蛍光表示管、プラズマディスプレイなど、電気光学効果により表示を行う表示装置に適用可能である。すなわち、本発明は、上述した液晶表示装置と類似の構成を有するすべての電気光学装置に適用可能なものである。

【0076】＜電子機器＞次に、上述した表示装置を携

帯型電子機器に適用する場合について説明する。この場合、電子機器は、図 12 に示されるように、主に、表示情報出力源 1000、表示情報処理回路 1002、駆動回路 1004、液晶パネル 100、クロック発生回路 1008 並びに電源回路 1010 を備えて構成される。このうち、表示情報出力源 1000 は、ROM (Read Only Memory)、RAM (Random Access Memory) などのメモリや、光ディスク装置などのストレージユニット、画像信号を同調して出力する同調回路等を含み、クロック発生回路 1008 からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路 1002 に出力するものである。また、表示情報処理回路 1002 は、図 1 における制御回路 400 を含む上位構成であり、さらに、シリアル・パラレル変換回路や、増幅・極性反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路などを含んで、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号 CLK などのタイミング信号や制御信号とともに駆動回路 1004 に出力する。さらに、駆動回路 1004 は、上述したデータ線駆動回路 250 や、走査線駆動回路 350、制御回路 400 などに相当し、さらに、製造過程において検査に用いる検査回路などを含んだものである。電源回路 1010 は、各回路に所定の電源を供給するものであり、ここでは、上述した駆動電圧形成回路 500 も含む概念のものである。

【0077】<携帯電話>次に、上述した表示装置を携帯電話に適用した例について説明する。図 13 は、この携帯電話の構成を示す斜視図である。図において、携帯電話 1300 は、複数の操作ボタン 1302 のほか、受話口 1304、送話口 1306 とともに、液晶パネル 100 を備えるものである。この液晶パネル 100 では、着信時または発信時には全領域を表示領域とする全画面表示が行われる一方、待ち受け時には電界強度や、番号、文字など必要な情報を表示する領域のみを表示領域とする部分表示が行われることとなる。これにより、待ち受け時において表示装置で消費される電力が抑えられるので、待ち受け可能時間の長期化を図ることが可能となる。

【0078】なお、本実施形態に係る表示装置を適用する電子機器としては、場合によっては全画面表示とする必要があるが、それ以外の場合には一部領域の表示だけで済ませることが可能であって、低消費電力化の要求の強い機器、例えば、上述した携帯電話のほか、ページャ、時計、PDA (個人向け情報端末) などが好適である。ただし、この他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器等などにも適用可能である。

【0079】

【発明の効果】以上説明したように本発明によれば、表示装置において、画質劣化の発生を抑えた上で、低消費電力化、さらには、構成の簡略化を図ることが可能となる。

【図面の簡単な説明】

【図 1】 本発明の実施形態に係る表示装置の電氣的構成を示すブロック図である。

【図 2】 液晶パネルの構成を示す部分破断斜視図である。

【図 3】 制御回路の構成を示すブロック図である。

【図 4】 走査線駆動回路の構成を示すブロック図である。

【図 5】 走査線駆動回路の動作を説明するためのタイミングチャートである。

【図 6】 液晶パネルにおいて、部分表示を説明するための平面図である。

【図 7】 部分表示の場合において、走査信号の電圧波形を示すタイミングチャートである。

【図 8】 部分表示の場合において、走査信号の電圧波形を示すタイミングチャートである。

【図 9】 データ線駆動回路の構成を示すブロック図である。

【図 10】 データ駆動回路の動作を説明するためのタイミングチャートである。

【図 11】 部分表示の場合において、データ信号の電圧波形を示すタイミングチャートである。

【図 12】 実施形態に係る表示装置を適用した電子機器の概略構成を示すブロック図である。

【図 13】 同表示装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図 14】 従来の部分駆動方式における表示パネルの駆動波形を示すタイミングチャートである。

【符号の説明】

100……液晶パネル

116……画素

118……液晶層

200……素子基板

212……データ線

220……TFD

222……第 1 の導電体

224……絶縁体

226……第 2 の導電体

234……画素電極

250……データ線駆動回路

300……対向基板

312……走査線

350……走査線駆動回路

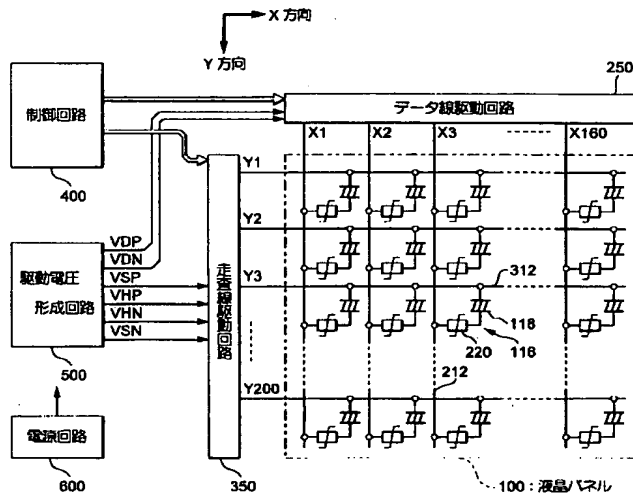
400……制御回路

500……駆動電圧形成回路

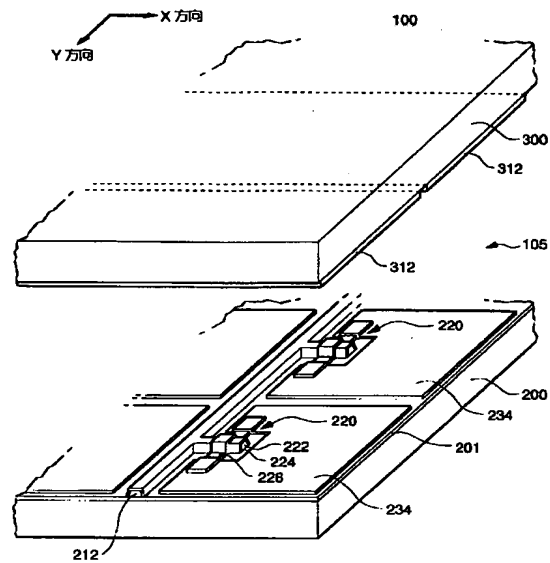
23
600……電源回路
2504……表示データRAM

24
4006……高周波発振回路
4008……階調制御信号生成回路

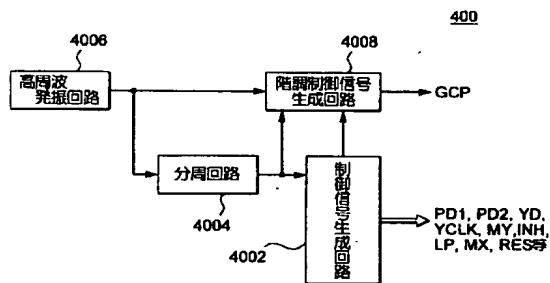
【図1】



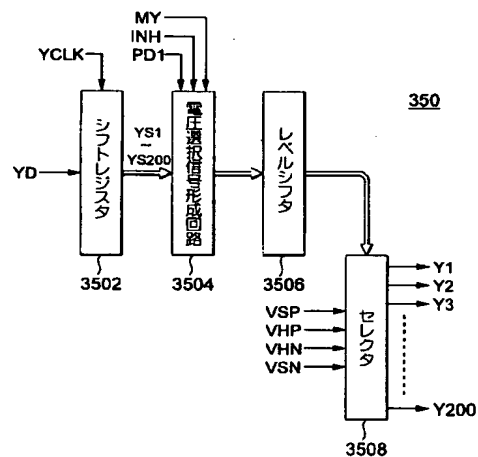
【図2】



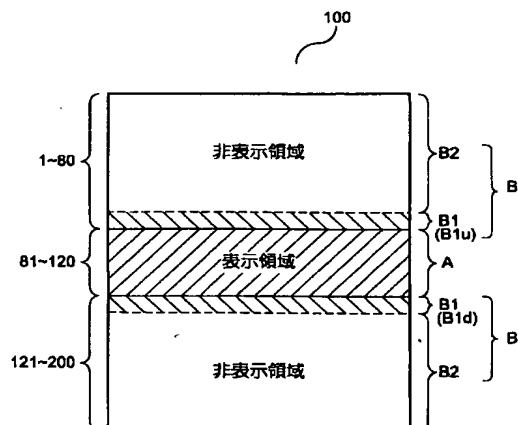
【図3】



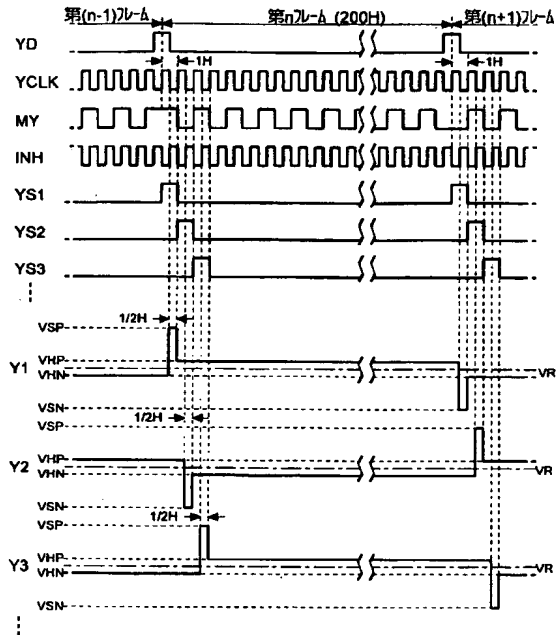
【図4】



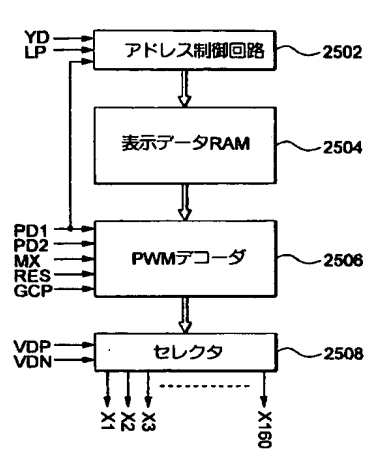
【図6】



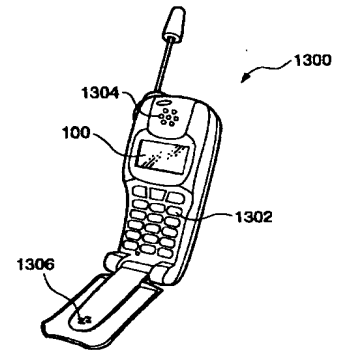
【図5】



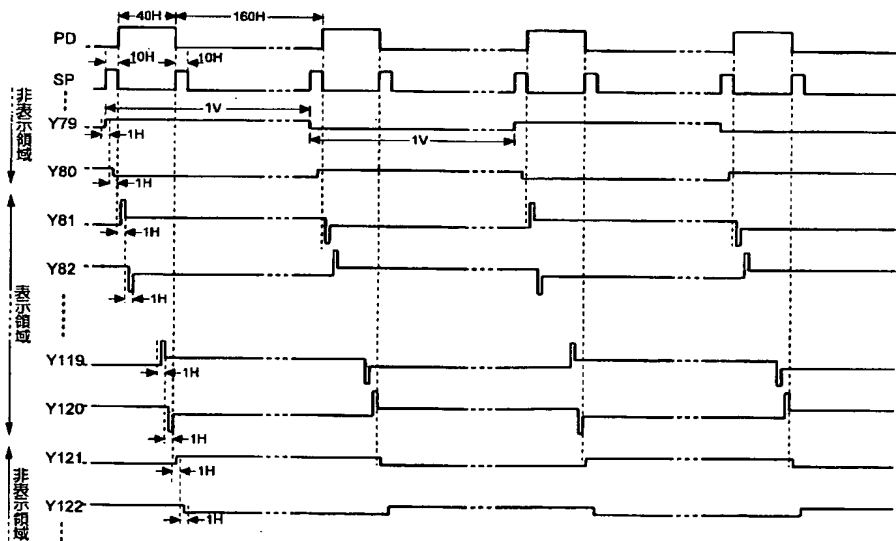
【図9】



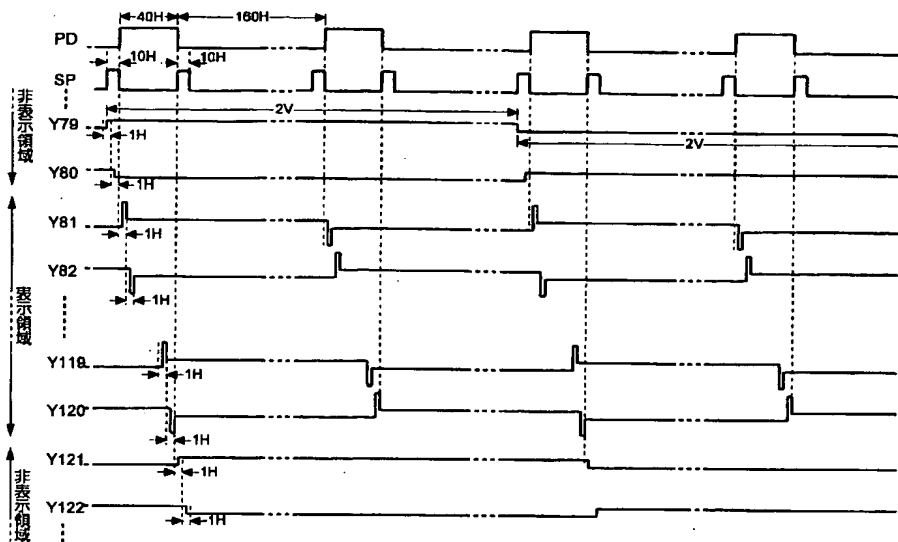
【図13】



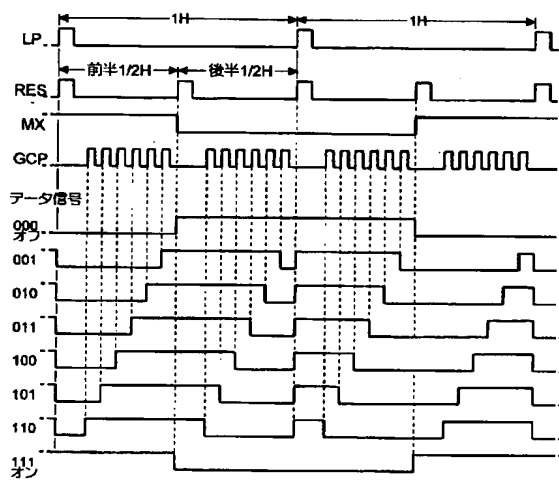
【図7】



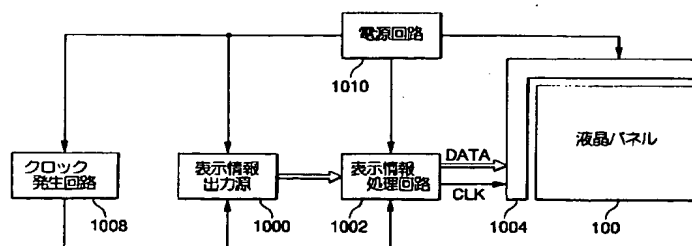
【図 8】



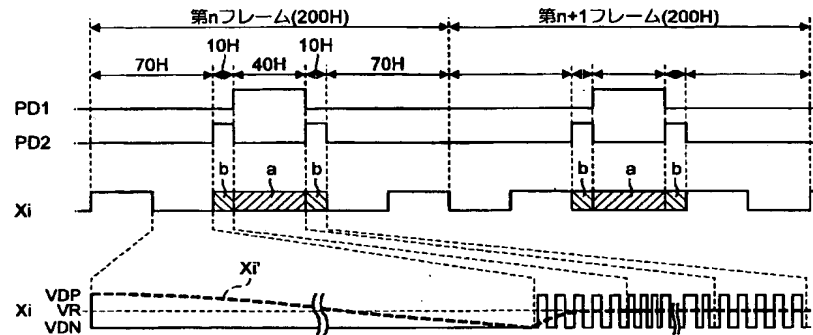
【図 10】



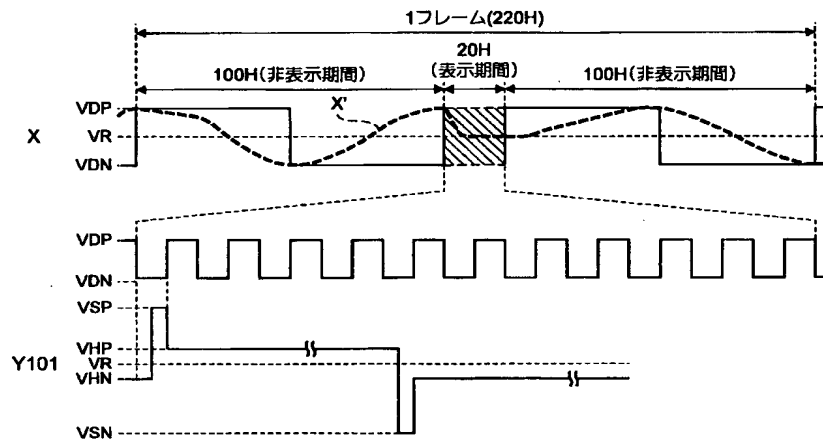
【図 12】



【図 1 1】



【図 1 4】



フロントページの続き

(51) Int. Cl.⁷
G 0 9 G 3/20

識別記号
6 2 1
6 2 3

F I
G 0 9 G 3/20

テーマコード(参考)

6 2 1 D
6 2 1 K
6 2 3 C

F ターム(参考) 2H093 NA16 NA34 NA46 NA56 NB11
NC37 NC38 NC39 ND09 ND39
5C006 AC02 AC24 AC27 AF31 AF42
AF68 AF69 AF71 BB17 BC03
BC07 BC13 EC13 FA04 FA05
FA47
5C080 AA10 BB05 CC10 DD26 EE29
EE32 FF07 JJ01 JJ02 JJ04
JJ06 KK07